

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08022785 A**

(43) Date of publication of application: **23 . 01 . 96**

(51) Int. Cl

H01J 31/12
H01J 9/39
H01J 29/94
H01J 31/15

(21) Application number: **06155796**

(22) Date of filing: **07 . 07 . 94**

(71) Applicant: **FUJITSU LTD**

(72) Inventor: **TOYODA OSAMU**
BETSUI KEIICHI
ISHII TOMOYUKI

(54) **FLAT TYPE DISPLAY DEVICE AND ITS
MANUFACTURE**

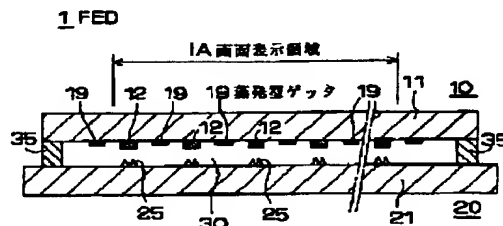
panel.

COPYRIGHT: (C)1996,JPO

(57) Abstract:

PURPOSE: To maintain an ultra-high vacuum condition by restraining gas diffusion, and stabilize display by arranging an evaporation type getter exposed in a vacuum clearance between two panels on an inner wall surface in an image screen display area in which a field emission type negative electrode is arranged.

CONSTITUTION: In an image screen display area 1A being a screen of matrix display, an interval 30 between a front side panel 10 having a fluorescent screen 12 on an inside surface and a back side panel having emitters 25 on an inside surface is set in about 100 μ m, and an ultra-high vacuum is kept. A belt-like evaporation type getter 19 is uniformly arranged over the whole area 1A between the panel 10 and the fluorescent screen 12. The getter 19 is composed of a barium thin film or the like formed by a mask evaporation method, and a thickness is about 1000 \AA , and is sufficiently smaller than the clearance 30. Therefore, speedy gettering is performed to blowoff of gas in the area 1A. The getter 19 may be arranged on both front and back sides in the area 1A. The getter 19 is evaporated in a condition of being held in a vacuum after surface purification processing of the



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-22785

(43) 公開日 平成8年(1996)1月23日

(51) Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 J	31/12	B		
	9/39	A		
	29/94			
	31/15	A		

審査請求 未請求 請求項の数 7 O L (全 6 頁)

(21) 出願番号 特願平6-155796

(22) 出願日 平成6年(1994)7月7日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 豊田 治

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 別井 圭一

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 石井 智之

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 久保 幸雄

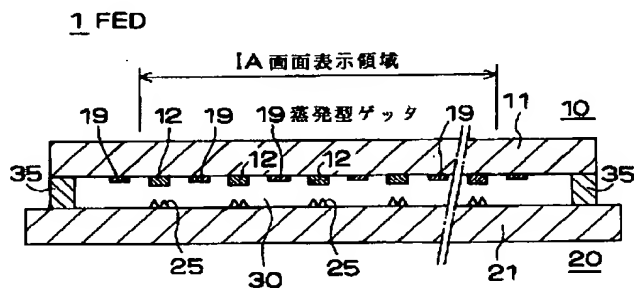
(54) 【発明の名称】 フラット形表示装置及びその製造方法

(57) 【要約】

【目的】 蛍光面の励起手段として電界放出型陰極からなる多数の電子源フラット形表示装置に関し、画面表示領域内でのガス拡散を可及的に抑えて高真空状態を維持し、表示を安定化することを目的とする。

【構成】 蛍光膜12を有した前面側のパネル10と、蛍光膜を選択的に励起する画面表示のための多数の電界放出型陰極25を有した背面側のパネル20とが、真空間隙30を介して対向する構造のフラット形表示装置1であって、電界放出型陰極25が配置された領域である画面表示領域IA内の内壁面に、真空間隙に露出する蒸発型ゲッタ19が設けられてなる。

第1実施例のFEDの構成を示す断面図



【特許請求の範囲】

【請求項 1】 蛍光膜を有した前面側のパネルと、前記蛍光膜を選択的に励起する画面表示のための多数の電界放出型陰極を有した背面側のパネルとが、真空間隙を介して対向する構造のフラット形表示装置であって、前記電界放出型陰極が配置された領域である画面表示領域内の内壁面に、前記真空間隙に露出する蒸発型ゲッタが設けられてなることを特徴とするフラット形表示装置。

【請求項 2】 前記蒸発型ゲッタが、画面表示の各画素に対してほぼ均等に配置されてなることを特徴とする請求項 1 記載のフラット形表示装置。

【請求項 3】 前記蒸発型ゲッタが、前面側及び背面側の前記パネルのそれぞれの内壁面に設けられてなることを特徴とする請求項 1 又は請求項 2 記載のフラット形表示装置。

【請求項 4】 前記画面表示領域内に前記真空間隙の寸法を局所的に増大させる窪みを有し、前記窪みの底部に前記蒸発型ゲッタが設けられてなることを特徴とする請求項 1 乃至請求項 3 のいずれかに記載のフラット形表示装置。

【請求項 5】 前記画面表示領域内に前記真空間隙を区画する隔壁を備え、前記隔壁の側面に前記蒸発型ゲッタが設けられてなることを特徴とする請求項 1 乃至請求項 3 のいずれかに記載のフラット形表示装置。

【請求項 6】 請求項 1 乃至請求項 5 のいずれかに記載のフラット形表示装置の製造方法であって、真空中で前面側及び背面側の前記一対のパネルの一方又は両方に前記蒸発型ゲッタを設けた後、真空状態を保持しながら前記一対のパネルを対向配置して周囲を密閉することを特徴とするフラット形表示装置の製造方法。

【請求項 7】 請求項 6 記載の製造方法であって、真空中で前記一対のパネルの一方又は両方に対して表面浄化処理を施した後、真空状態を保持しながら前記蒸発型ゲッタを設けることを特徴とするフラット形表示装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、蛍光面の励起手段として電界放出型陰極からなる多数の電子源（電子銃）を備えたフラット形表示装置、及びその製造方法に関する。

【0002】 電界放出（冷陰極放出ともいう）を利用した表示装置（FED: Field Emitter Display）は、高精細で高輝度の表示が可能であり、次世代の表示デバイスとして注目されている。

【0003】

【従来の技術】 FEDは、微小間隙を介して一対のパネルを対向配置し、それらパネルの周囲を封着した厚さ数 mm 程度の扁平状の表示管である。前面側パネルの内面に蛍光膜が設けられ、背面側パネル上に個々の画素毎に

ミクロンサイズの電界放出型陰極が配列されている。電界放出型陰極の配列領域が画面表示領域である。

【0004】 FEDの製造に際しては、パネルの周囲の封着と同時に、予め一方のパネルの周縁部の排気口に仮止めしておいたチップオフ管を接着し、その後にチップオフ管を介して内部の排気を行う。そして、チップオフ管を溶断して排気口を塞ぎ、内部の真空間隙を密閉する。

【0005】 このような FEDにおいて、電界放出型陰極（以下では「エミッタ」という）が確実に機能するには、エミッタと蛍光面との間隙を少なくとも $10^{-7} \sim 10^{-8} \text{ Torr}$ のいわゆる超高真空中に保つ必要がある。このため、通常は、チップオフ管内に非蒸発型ゲッタ（バルクゲッタ）が固定されている。

【0006】 また、従来において、前面側パネルの内面に蛍光面（表示面）の全体を囲む溝を設け、その溝の中にバルクゲッタを埋め込むことにより、バルクゲッタの大容積化を図る手法が提案されている（特開平 5-121015 号）。

【0007】

【発明が解決しようとする課題】 従来のようにバルクゲッタを用いる場合には、その配置位置が限定されてしまう。つまり、最も薄いバルクゲッタでも厚さが $150 \mu\text{m}$ 程度であり、 $100 \mu\text{m}$ 程度の内部間隙にバルクゲッタを収めることはできない。

【0008】 したがって、使用中にガス放出の生じ易い画面表示領域とゲッタ配置位置とが離れることになり、画面表示領域の内壁から湧き出たガスが直ちに吸着されずに周囲に拡散し、蛍光面やエミッタの汚染、アーク放電によるエミッタの破損が生じ易いという問題があった。また、間隙が狭くガス流動のコンダクタンスが小さいので、画面表示領域内の真空度が局所的に損なわれ、表示が不安定になるという問題もあった。

【0009】 本発明は、このような問題に鑑みてなされたもので、画面表示領域内でのガス拡散を可及的に抑えて高真空状態を維持し、表示を安定化することを目的としている。

【0010】

【課題を解決するための手段】 請求項 1 の発明に係る装置は、上述の課題を解決するため、図 1 に示すように、蛍光膜を有した前面側のパネルと、前記蛍光膜を選択的に励起する画面表示のための多数の電界放出型陰極を有した背面側のパネルとが、真空間隙を介して対向する構造のフラット形表示装置であって、前記電界放出型陰極が配置された領域である画面表示領域内の内壁面に、前記真空間隙に露出する蒸発型ゲッタが設けられてなる。

【0011】 請求項 2 の発明に係る装置は、前記蒸発型ゲッタが、画面表示の各画素に対してほぼ均等に配置されてなる。請求項 3 の発明に係る装置は、前記蒸発型ゲッタが、前面側及び背面側の前記パネルのそれぞれの内

壁面に設けられてなる。

【0012】請求項4の発明に係る装置は、前記画面表示領域内に前記真空間隙の寸法を局部的に増大させる窪みを有し、前記窪みの底部に前記蒸発型ゲッタが設けられてなる。

【0013】請求項5の発明に係る装置は、前記真空間隙を区画する隔壁を備え、前記隔壁の側面に前記蒸発型ゲッタが設けられてなる。請求項6の発明に係るフラット形表示装置の製造方法は、真空中で前面側及び背面側の前記一対のパネルの一方又は両方に前記蒸発型ゲッタを設けた後、真空状態を保持しながら前記一対のパネルを対向配置して周囲を密閉するものである。

【0014】請求項7の発明に係るフラット形表示装置の製造方法は、真空中で前記一対のパネルの一方又は両方に対して表面浄化処理を施した後、真空状態を保持しながら前記蒸発型ゲッタを設けるものである。

【0015】

【作用】画面表示領域の内壁から湧き出た不純ガスは、近辺の蒸発型ゲッタによって速やかに吸着される。

【0016】各画素に対するゲッタ配置の均等化により、画面表示領域の位置に係わらず様にゲッタリングが行われ、表示特性の均一性が保持される。両パネルを真空中で封着して内部間隙を密閉すれば、大気圧下で封着した後に内部の排気を行う場合とは違って、内部間隙をコンダクタンスに関係なく高真空にすることができ

る。

【0017】蒸発型ゲッタを底部に有した窪みの近辺で、ガス放出によるアーク放電が生じた場合には、窪みの中が周囲と比べて高真空になるため、その真空度勾配によりガスが窪みへ流れ込み（拡散し）、アーク放電の拡がりが抑えられる。

【0018】

【実施例】図1は第1実施例のFED1の構成を示す断面図、図2はFED1の内部構造を示す部分斜視図、図3は電子源22の構造の一例を示す図である。

【0019】FED1は、ガラス板11を基体とする前面側パネル10と、ガラス板（又はシリコン板）21を基体とする背面側パネル20とから構成されており、フルカラーのマトリクス表示が可能なフラット形表示装置である。両パネル10、20は、約100 μ mの間隙を設けて対向配置され、対向領域の周縁部が低融点ガラス層35によって封着されている。内部の間隙30は10 $^{-7}$ ～10 $^{-8}$ Torrの真空であり、間隙寸法は図示しないビーズスペーサの点在配置によって均一化されている。

【0020】マトリクス表示のスクリーンとなる画面表示領域IAにおいて、前面側パネル10の内面に蛍光膜12が設けられ、背面側パネル20の内面に蛍光膜12を励起するためのエミッタ25が配置されている。

【0021】図2のように、蛍光膜12の配置パターン

は、フルカラー表示のための3原色（R、G、B）が一方方向について交互に入れ替わるストライプパターンとされ、帯状の各蛍光膜12とガラス板11との間には、透明導電膜からなる図示しないアノード電極が設けられている。

【0022】背面側パネル20においては、ガラス板21上に配列されたカソード電極23と、蛍光膜12と同一方向に延びるゲート電極26とによって電極マトリクスが構成されている。カソード電極23及びゲート電極26は、絶縁層24を介して交差し、その各交差部にマトリクス表示の単位発光領域を画定する電子源22が形成されている。単位発光領域の大きさは、例えば100 μ m角程度である。

【0023】電子源22は、図3のように、カソード電極23と電気的に一体化された円錐状のエミッタ（エミッタチップともいう）25、エミッタ25を露出させる開口26aを有したゲート電極26、及びエミッタ25の周囲に空隙を形成し且つゲート電極26との絶縁を保つための絶縁層24から構成されており、実際には数百以上のエミッタ25を有する。電子源22の形成方法は公知であるので、ここではその説明を省略する。

【0024】エミッタ25とゲート電極26との間に所定の電圧を印加すると、エミッタ25の先端部で電界放出が生じる。したがって、例えばライン順次形式でカソード電極23とゲート電極26とを選択し、特定の電子源22から電子ビームを射出させることにより、電子源22と対向する蛍光膜12を選択的に発光させることができる。FED1では、マトリクス表示の1画素は、カソード電極23の延長方向に並ぶ3色の単位発光領域からなり、画素の表示色に応じて発光時間制御などによる各色の階調表示が行われる。

【0025】なお、カソード電極23、ゲート電極26、及びアノード電極は画面表示領域IAからパネル端部まで導出され、これら電極を外部の回路と接続するために、一方のパネルの電極導出部が他方のパネルに対して張り出すように、前面側及び背面側のパネルサイズと重ね合わせ位置とが選定されている。

【0026】さて、図1及び図2のように、FED1においては、前面側パネル10の各蛍光膜12の間に、画面表示領域IAの全域にわたって均等に、帯状の蒸発型ゲッタ（フラッシュゲッタ）19が設けられている。

【0027】蒸発型ゲッタ19は、例えばBaAl₄粉末を原料とし、被着面を部分的に覆うマスク蒸着法によって形成したバリウム薄膜であり、厚さは真空間隙寸法と比べて十分に小さい1000Å程度である。

【0028】蒸発型ゲッタ19によって、画面表示領域IA内でのガス放出に対する迅速なゲッタリングが行われる。その結果、FED1では、ガス拡散が局所化されて内部の高真空状態が維持され、特にアーク放電を招く大量のガス放出があってもアークが拡がらず、エミッタ

25の破損が最小限に抑えられる。

【0029】以上の構成のFED1の製造に際しては、ガラス板11上に、蛍光体12、封着用の低融点ガラス、及びビーズスペーサをスクリーン印刷などによって適当な順序で設けた後、真空中で表面浄化処理を施す。表面浄化処理としては、ベーキング、電子照射、イオン照射、紫外線照射、プラズマ処理などがある。また、水素雰囲気中でのベーキングを加えてもよい。

【0030】表面浄化処理に続いて、真空を保持した状態又は水素雰囲気から大気に暴露することなく処理環境を真空にした状態で、蒸発型ゲッタ19を蒸着する。そして、蒸着後も真空状態を保持する。

【0031】一方、背面側パネル20についても、ガラス21上に電子源22を含む電極マトリクスを設けた後、前面側パネル10と同様に表面浄化処理を施す。ただし、上述の各処理に加えて、真空中で電子源22を作動させるエージングを行う。そして、エージング後も真空状態を保持する。

【0032】その後、真空状態に保たれた両側のパネル10、20を、使用時の内部間隙の真空度である $10^{-7} \sim 10^{-8}$ Torrの真空環境下に配置し、ホットプレート加熱などにより周囲を封着して対向間隙を密閉する。これにより、FED1が完成する。

【0033】このように、表面浄化処理からゲッタ蒸着を経て封着に至る一連の処理を実質的に真空中で連続的に行うことにより、蒸発型ゲッタ19が長期にわたって有効に機能する清浄な真空間隙30を形成することができる。

【0034】なお、FED1の製造には、各段階の処理に適した複数の真空室とマニピュレータを含む搬送手段とを備え、各真空室がロードロック機構で仕切られた製造設備が好適である。

【0035】図4は第2実施例のFED2の構成を模式的に示す平面図である。図4において、図1～図3に対応する構成要素には同一の符号を付してある。以下の図においても同様である。

【0036】FED2の基本構成は、上述のFED1と同一である。ただし、FED2では、画面表示領域IA内の前面側及び背面側の両方に蒸発型ゲッタ19、19Bが設けられている。

【0037】すなわち、図4(A)のように、前面側パネル10には、各蛍光膜12の間に帯状の蒸発型ゲッタ19が設けられており、背面側パネル20には、隣接する 2×2 個の電子源22の中心に四角形状の蒸発型ゲッタ19Bが設けられている。

【0038】図5は第3実施例のFED3の要部の構造を示す斜視図である。FED3は、上述のFED2と同様に背面側パネル20に、各電子源22を四隅から囲むように、四角形状の蒸発型ゲッタ19Cが設けられている。ただし、FED3では、絶縁層24の表層部に10

μm 程度の深さの四角形状の窪み24aが形成され、その窪み24aの底部に蒸発型ゲッタ19Cが設けられている。

【0039】これにより、窪み24aの近辺の電子源22でガス放出によるアーク放電が生じた場合には、窪み24aの中が周囲と比べて高真空になるため、その真空度勾配によりガスが窪み24aへ流れ込み、他の電子源22へのアーク放電の拡がりや抑えられる。

【0040】図6は第4実施例のFED4の内部構造を示す斜視図である。FED4は、前面側パネル10の各蛍光膜12の間に平面視形状が直線状の隔壁51を有し、背面側パネル20に各電子源22を囲む平面視形状が格子状の隔壁52を有している。これら隔壁51、52によって、真空間隙30が単位発光領域毎に等間隔に区画され、クロストークのない（発光にじみのない）高精細な表示が可能となる。

【0041】そして、FED4では、隔壁51の側面を被覆するように蒸発型ゲッタ19Dが設けられ、隔壁52の側面を被覆するように蒸発型ゲッタ19Eが設けられている。これら蒸発型ゲッタ19D、19Eは、蒸着に際して蒸発源に対してパネル10、20とマスクとを斜め方向の位置に配置することにより容易に形成することができる。

【0042】上述の実施例によれば、厚さ寸法に係る配置スペースの制約がなく、吸着面積を大幅に増大することができる。このため、従来のように画面表示領域IAを囲む深い溝を設けてバルクゲッタを埋め込む必要がなくなり、画面表示領域IAからパネル端部への電極の引出しが容易になる。

【0043】上述の実施例において、前面側パネル10についても、ガラス板11のエッチングなどにより帯状の窪み（溝）を設け、その中に蒸発型ゲッタ19を設けてもよい。また、蒸発型ゲッタ19、19B～Eの形状、配置位置は図示の例に限定されない。例えば、前面側パネル10において、蛍光膜12を単位発光領域毎に分割配置し、蛍光膜12を除いて内面を覆うように蒸発型ゲッタ19を設けてもよい。

【0044】上述の実施例において、パネル封着を低融点ガラスによらず、メタルシールや陽極接合などの他の方法によって行うこともできる。各部の材質、形状、大きさ、配置関係などは用途に応じて適宜選定すればよい。背面側パネル20の基体としてシリコン板を用いる場合には、不純物拡散によってカソード電極23となる導電層を形成し、その後にシリコンのパターンエッチングにより円錐状のエミッタ25を形成することができる。

【0045】上述の実施例において、エミッタ25の電子放出面に蒸発型ゲッタを設ければ、ガスの離脱がなくなって吸着のみとなることから、ガスの着脱に起因する電界放出のノイズが低減され、アーク放電の誘発要因

10

20

30

40

50

(トリガ)も少なくなり、デバイス性能の向上を図ることができる。

【0046】

【発明の効果】請求項1乃至請求項5の発明によれば、使用中にガス放出の起こり易い画面表示領域の中にゲッタが配置されるので、ガス拡散が可及的に抑えられて高真空状態が維持され、表示を安定化することができる。

【0047】請求項2の発明によれば、上述の効果に加えて、画面表示領域内での電界放出特性のバラツキを防止することができる。請求項6及び請求項7の発明によれば、蒸発型ゲッタの製造段階での汚染を防止し、且つ蒸発型ゲッタが長期にわたって有効に機能する清浄な真空間隙を有した表示装置を製造することができる。

【図面の簡単な説明】

【図1】第1実施例のFEDの構成を示す断面図である。

【図2】FEDの内部構造を示す部分斜視図である。

【図3】電子源の構造の一例を示す図である。

10

*

*【図4】第2実施例のFEDの構成を模式的に示す平面図である。

【図5】第3実施例のFEDの要部の構造を示す斜視図である。

【図6】第4実施例のFEDの内部構造を示す斜視図である。

【符号の説明】

1, 2, 3, 4 FED (フラット形表示装置)

12 蛍光膜

10 前面側パネル

20 背面側パネル

25 エミッタ (電界放出型陰極)

30 間隙 (真空間隙)

1A 画面表示領域

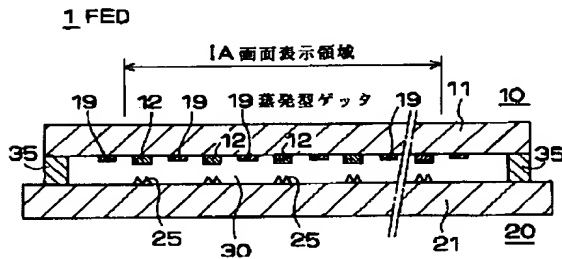
19 19B~E 蒸発型ゲッタ

24a 窪み

51, 52 隔壁

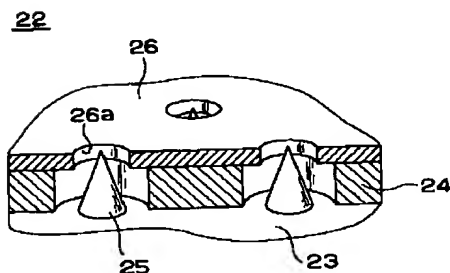
【図1】

第1実施例のFEDの構成を示す断面図



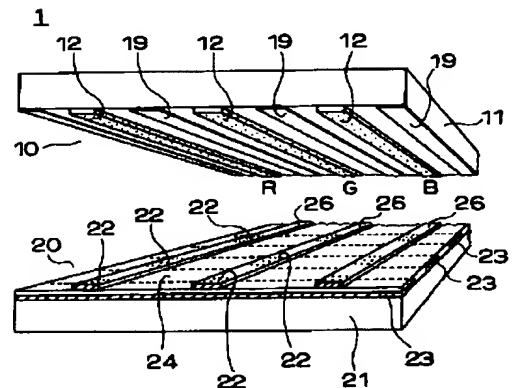
【図3】

電子源の構造の一例を示す図



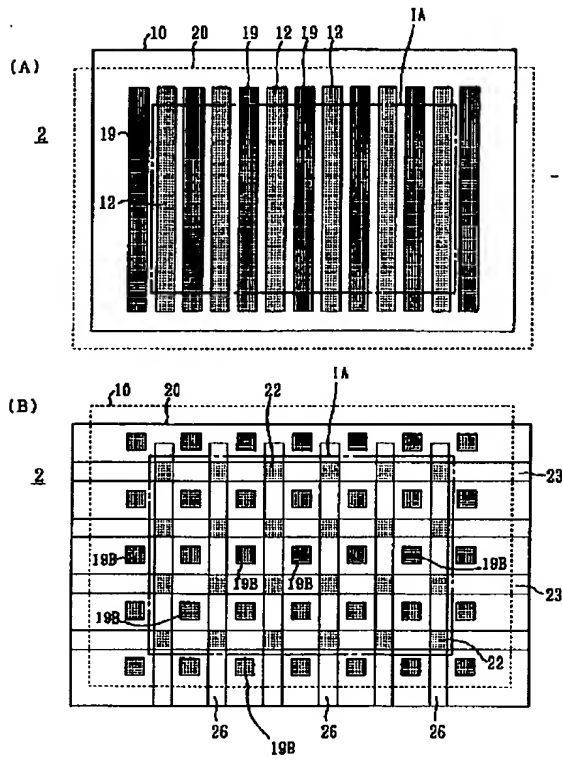
【図2】

FEDの内部構造を示す部分斜視図



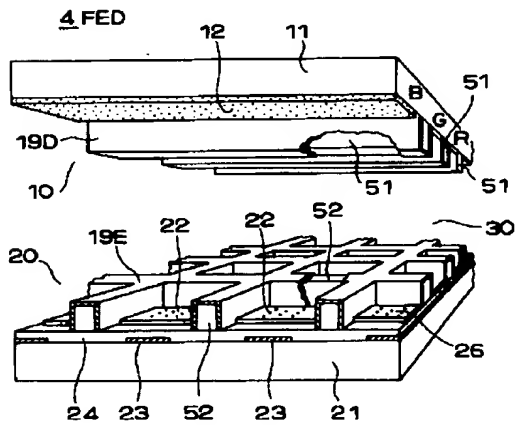
【図 4】

第 2 実施例の FED の構成を模式的に示す平面図



【図 6】

第 4 実施例の FED の内部構造を示す斜視図



【図 5】

第 3 実施例の FED の要部の構造を示す斜視図

